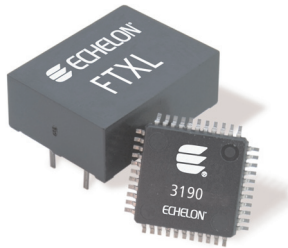


FTXL 3190フリートポロジートランシーバ モデル番号14260R-800、14240R、14250R-300



説明

FTXL 3190 フリートポロジートランシーバは、LonTalkプラットフォームに基づく高性能デバイスを開発するための、高性能なフリートポロジートランシーバ兼メディアアクセスコントローラです。FTXLトランシーバ用LonTalk®プラットフォームは、開発ツール、アプリケーションプログラミングインタフェース（API）、および高性能なANSI/CEA-709.1-B（EN14908.1）プロトコルスタックをFTXLトランシーバと組み合わせて、開発の容易さ、信頼性、安定性を兼ね備えた優れた性能を実現します。FTXLトランシーバ用LonTalkプラットフォームは、システムレベルやエリアレベルのアプリケーションに必要な高価値のコントローラに最適です。これを使用すると、以前のソリューションには存在していたアドレステーブルのサイズに関連する制限と、トランザクション制御やアドレステーブルの制限が解消されます。LonTalkプラットフォームはShortStack®マイクロサーバー用にも提供されており、任意のホストプロセッサを用いたShortStackアプリケーションからアルテラ社のホストプロセッサを備えたFTXLアプリケーションに至る拡張可能なソリューションを実現できます。

パフォーマンス、信頼性、柔軟性が最大限に得られるように、エシロン社は広く使用されているLonTalkプロトコルスタックを、アルテラ社のFPGAデバイスでサポートされているNios II組み込みプロセッサに移植しました。エシロン社のFTXL LonTalkプロトコルスタックはANSI/CEA-709.1-B（EN14908.1）制御ネットワークプロトコルの完全な実装であり、コントローラアプリケーションでより高い性能を実現するANSI/CEA-709.1-B（EN14908.1）の拡張コマンドセットのサポートも含んでいます。FPGAデバイスであるCyclone II/IIIファミリは、ピンとロジック・エレメントをさまざまに構成できるため、高性能なFTXL LonTalkプロトコルスタックとの組み合わせにより、開発者はTP/FT-10 LonWorks®制御ネットワークのコントローラデバイスのアプリケーション要件に最適な構成を選択できます。Cyclone II/III FPGA上のNios II組み込みプロセッサをFTXLトランシーバと一緒に使用すると、LonWorksネットワークのシステムコントローラアプリケーションに適した強力な拡張性の高いプラットフォームとなります。

FTXL LonTalkプロトコルスタックの元となったソフトウェアは、すでにエシロン社のiLON®およびLNS®製品プラットフォームに広く利用され、信頼性とパフォーマンスが証明されてきました。

- ▼ フリートポロジートのツイストペアアプリケーションに高性能な制御ネットワークソリューションを提供
- ▼ カスタマイズソリューションの価値を最大化しつつ開発コストと部品コストを削減
- ▼ 高性能なANSI/CEA-709.1-BおよびEN14908.1適合ソリューション
- ▼ 最大4096個の静的および動的ネットワーク変数をサポート
- ▼ 型変更可能なLONMARK®標準ネットワーク変数型SNVTをサポート
- ▼ 最大4096個のアドレステーブルエントリをサポート
- ▼ 最大200本の同時受信トランザクションと2500本の同時送信トランザクションをサポート
- ▼ 最大8192個のエリアステーブルエントリをサポート
- ▼ アルテラ®社のCyclone® II/III FPGAデバイスファミリの高い柔軟性と拡張性のNios® II組み込みプロセッサテクノロジーを利用
- ▼ ShortStack®アプリケーションと共通のプラットフォームおよびAPIを共有
- ▼ 無極性のフリートポロジードスター型、デイジーチェーン、バス型、ループ型、混在型のトポロジー配線をすべてサポート
- ▼ 78Kbpsのビットレートを、フリートポロジードで最長500m、両終端バス型トポロジーで最長2,700mまで確保
- ▼ ネットワークのインストールと管理のために、すべてのデバイスに固有の48ビットNeuron® IDを付与
- ▼ 特許申請中のアーキテクチャを持つコンパクトな外部トランスにより、磁気や高周波コモンモードノイズに対する優れた耐性を実現
- ▼ FT 3120/3150スマートトランシーバ、FTT-10/FTT-10Aフリートポロジードトランシーバを搭載したデバイスを使用するTP/FT-10チャンネルとの互換性を確保し、適切なDCブロックコンデンサを使用すればLPT-10リンクバワートランシーバとの互換性も確保
- ▼ 10MHzで動作するTP/FT-10チャンネル向けにプログラム済みの通信パラメータ
- ▼ 無料ダウンロードで開発キットを入手可能
- ▼ ランタイムロイヤルティが不要
- ▼ 低電力消費の5V動作
- ▼ -40から+85°Cまでの動作温度範囲^{1, 2)}

LonTalkプラットフォームは、開発ツール、API、ファームウェア、およびチップから構成され、さまざまなLonWorksデバイスの作成に使用できる互換性のあるファミリ製品群で、その利用範囲は簡単なセンサーやアクチュエータから、複雑なシステムコントローラやエリア用のコントローラまでに及びます。FTXLトランシーバ用LonTalkプラットフォームは、アルテラ社FPGAで構築されるソリューションに、最大で4096個のネットワーク変数を必要とするアプリケーションにも対応する優れたパフォーマンスを提供します。LonTalkプラットフォームは、

注記:

¹ -40~85°Cの動作温度範囲で10年間のデータ保持を確保するには、EEPROMプログラミングの温度範囲を-25~85°Cに限定する必要があります。

² 最高接合部温度は105°Cを超えないようにしてください。Tjunctionは次のように計算できます。Tjunction = TAmbient + V・I・qJA（32ピンSOICのqJAは51°C/W、44ピンTQFPのqJAは43°C/W、64ピンTQFPのqJAは44°C/W）

ShortStackマイクロサーバー用にも提供されています。ShortStackマイクロサーバー(ver2.1以降)は、最大254個のネットワーク変数をホストプロセッサで使用できるソリューションを提供可能です。どちらのソリューションも、互換性のあるアプリケーションプログラミングインタフェース(API)とデバイスインタフェース構築ツールを使用するため、両方のフレームワークを使用する開発者の学習時間も短くなります。また、共通のコードをFTXLトランシーバとShortStackマイクロサーバーの両方に利用することも簡単になります。

FTXL 3190トランシーバはLONMARK TP/FT-10チャンネルと完全な互換性があり、エシロン社のFT 3120および3150スマートトランシーバ、FTT-10Aフリートポロジートランシーバを搭載したデバイスと通信できます。また、適切なDCブロックコンデンサを使えば、FTXLトランシーバはLPT-10およびLPT-11リンクパワートランシーバとも完全互換になります。

FTXL 3190トランシーバはコンパクトな44ピンTQFPパッケージで提供されます。サポートされる入力クロック速度は5 MHz、10 MHz、20 MHz、40 MHz (20 MHzを推奨)です。FTXL 3190トランシーバは、1個のFT-X1またはFT-X2通信トランスと一緒に使用する必要があります。FT-X1通信トランスはスルーホールタイプの部品で、FT-X2は表面実装タイプの部品です。FT-X1トランスとFT-X2トランスのノイズ耐性と性能特性は、ほぼ同じです。

FTXL 3190 トランシーバと通信トランス (モデル番号14260R-800、14240R、および14250R-300) は、電気電子機器の危険物質に関する使用制限 (RoHS) の欧州指令2002/95/ECに準拠しています。

ソリューションのアーキテクチャ

FTXLトランシーバを使用して作成されるデバイスには、次のコンポーネントが含まれます (図1参照)。

- ▼ アルテラ社FPGAデバイス上に構築される32ビットNios II組み込みプロセッサ用のアプリケーションとFTXL Nios IIライブラリ
- ▼ FTXL 3190トランシーバ
- ▼ FT-X1またはFT-X2通信トランス

TheNios IIホストプロセッサとFTXL3190トランシーバの間のインタフェースは、高速な8ビットパラレルインターフェースを使用します。このインターフェースでは、ネットワークから受信したパケットを、Nios IIホスト上で実行されているLonTalkプロトコルスタックの上位層へ転送する際のアプリケーション割り込みがサポートされます。FTXL 3190トランシーバには、Nios IIプロセッサがメディアアクセス処理を行う必要がないように、ANSI/CEA-709.1-B (EN14908.1) プロトコルの第1層と第2層が実装されています。FTXLトランシーバのデフォルトのバッファ設定では、ANSI/CEA-709.1-B (EN14908.1) の最大パケットサイズである255バイトをサポートします。デバイスドライバはアルテラ社のHAL (Hardware Abstraction Layer) を使用して、最終的なFPGAハードウェアソリューションが開発用ボードのソリューションと一致しない場合であっても、簡単に設計に組み込むことができる移植可能なインタフェースを実装しています。

アルテラ社のNios II FPGAのメリット

アルテラ社のFPGAデバイスファミリは、ピンとロジック・エレメントをさまざまに構成できます。また、Nios II組み込みプロセッサには、選択できるパフォーマンスレベルが3種類 (エコノミー、標準、高速) あり、ロジック・エレメント数とパフォーマンスのバランスを調整することができます。

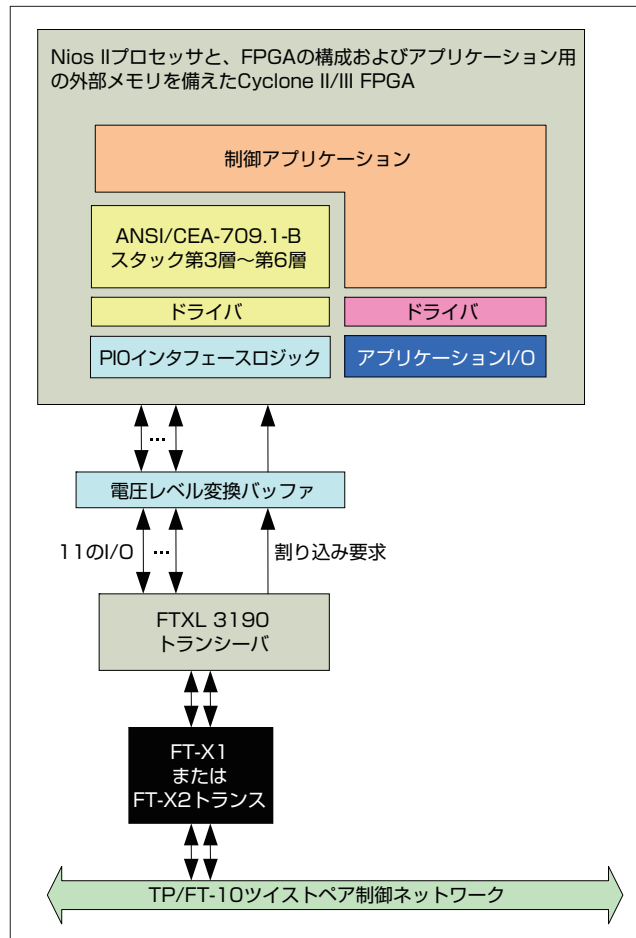


図1：FTXLソリューションのアーキテクチャ

32ビットのNios II組み込みプロセッサも、アプリケーションに必要なパフォーマンスを提供するため、異なるメモリとキャッシュの設定をサポートするように構成できます。アルテラ社のFPGAとNios II組み込みプロセッサのテクノロジーが合体することで、システム設計者は周辺機器とハードウェアリソースをカスタマイズし、アプリケーションのニーズに正確に合わせる事が可能になります。アルテラ社のC言語からハードウェアへのコンパイルテクノロジーを利用し、通常はソフトウェアで処理されるアルゴリズムをカスタム命令としてハードウェア内に実装すると、システムパフォーマンスを大幅に向上させることができます。多量の演算を行うアプリケーションであれば、Nios II組み込みプロセッサにハードウェア乗算器を追加するメリットがあります。アルテラ社のSOPC (System-on-a-Programmable-Chip) テクノロジーにより、迅速で柔軟性の高いハードウェア設計が実現されています。

開発プラットフォーム

FTXLトランシーバ用アプリケーションの開発にはFTXL Developer's Kitが必要です。この開発キットは、www.echelon.comからの無料ダウンロードとして提供されており、以下のものが含まれています。

- ▼ FTXL Nios IIライブラリ。ANSI/CEA-709.1-B (EN14908.1) プロトコルの第3層～第6層をサポートし、FTXL トランシーバとのインタフェースとなります。
- ▼ Nios II HAL準拠ドライバ。リファレンス設計とともに提供されるカスタムハードウェア周辺機器用です。
- ▼ LonTalk Interface Builderという名前のユーティリティ。

LONWORKSデバイス外部インタフェースを選択すると、C言語のヘッダファイルを生成し、LonTalkプロトコルスタックの構造とデータテーブルも作成します。

- ▼ サンプルのFTXLアプリケーション。アルテラ社のNios IIエンベデッド・デザイン・スイート (EDS) を使用して構築されています。
- ▼ 回路図。FTXL トランシーバをCyclone II FPGAに接続するために必要な電圧レベル変換インタフェースのリファレンス実装が示されています。
- ▼ Quartus® 7.2互換の設計ファイル。DBC2C20開発用基板でサンプルを実行し、独自のハードウェア設計に容易に移行するためのものです。
- ▼ ソースファイル。開発者がMicrium µC/OS-2以外のリアルタイムカーネルを対象にできるようにするOS互換層(OSCL) が提供されます。

FTXLトランシーバを使用するアプリケーションを開発するためには、アルテラ社のFPGAとNios IIソフトプロセッサ用の設計開発ツールが必要です。FTXLソリューションは、SOPC BuilderとNios II EDSを含むアルテラ社のQuartus 7.2リリースでテストされています。これらはアルテラ社から提供されており、同社のライセンスに従うソフトウェアです。これらのツールの詳細については、www.altera.com (http://www.altera.co.jp/index.html) を参照してください。

ドイツのDevboards社 (www.devboards.de) が提供する開発用ハードウェアを使用すると、アプリケーション開発がスピードアップします。FTXL Developer's Kitには、Devboards社のDBC2C20 Cyclone II開発基板用のサンプルアプリケーションとCyclone II設計ファイルが含まれています。FTXL3190とFT-X2を搭載したDBE-FT-PARアドオン基板、電圧レベル変換を行うDBE-ADAPアドオン基板、CyclonIIを搭載したDBC2C20開発基板はDevboards社または販売店のEBV Elektronik社から入手できます。

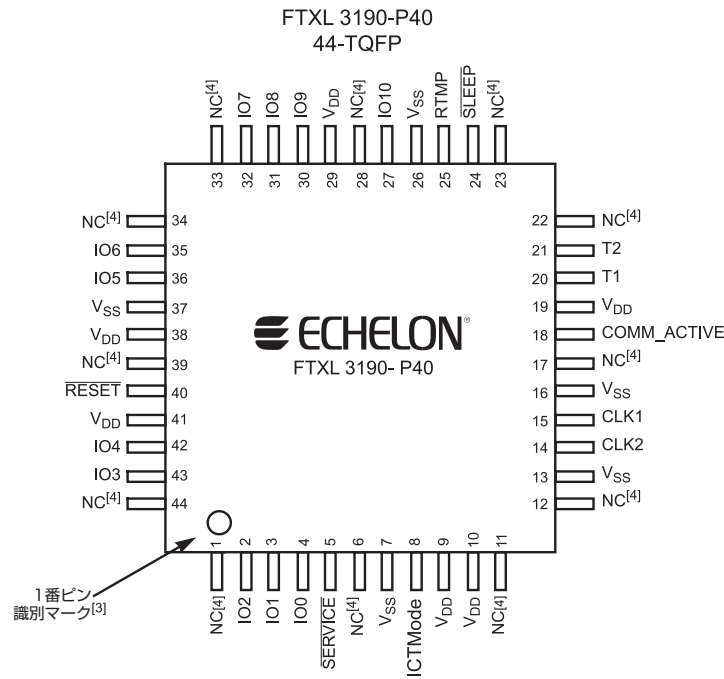
FTXL Developer's Kit、Devboards社のDBC2C20 Cyclone II開発基板、およびDBE-FT-PAR とDBE-ADAPアドオン基板を使用すると、コントローラの設計に際してハードウェアの開発作業を行わずに、動作するANSI/CEA-709.1-B (EN14908.1) ソリューションのプロトタイプをすばやく作成できます。

ネットワークノイズ対策

通信トランスの利用により、シールドされていないツイストペアネットワーク上に高周波コモンモードノイズが存在しても動作が可能になります。適切に設計されたデバイスであれば、ネットワーク絶縁チョークなしで厳しいEN 61000-4-6のレベル3の必要条件を満たすことができます。エシロン社の通信トランスは、磁気ノイズへの耐性も優れており、ほとんどのアプリケーションで保護用の磁気シールドを必要としません。

FT-X1/FT-X2通信トランスは別途ご注文いただく必要があります。提供されている製品とその説明については、「オーダー情報」を参照してください。FTXL 3190フリートポロジートランシーバとFTX1/FT-X2通信トランスは組み合わせて使用するよう設計されているため、どの設計にも一緒に実装する必要があります。FTXL 3190フリートポロジートランシーバには、FT-X1またはFT-X2通信トランス以外のトランスを組み合わせるはいけません。異なる組み合わせにするとトランシーバの保証は無効になります。

FTXL 3190 トランシーバICのピン配置



注記:

- ³ マーキングの左下にある小さなくぼみは1番ピンを示しています。
- ⁴ NC (接続なし) : 使用しないでください (これらのピンは内部テスト用に予約されています)。

FTXL 3190トランシーバICのピン説明

ピン名称	種類	ピンの機能	FTXL 31190-P40 TQFP-44でのピン番号
CLK1	入力	発振器の接続部または外部クロック入力。	15
CLK2	出力	発振器の接続部。CLK1に外部クロックが入力される場合はオープンのままにします。外部HCMOS等価負荷は1つまで。	14
$\overline{\text{RESET}}$	I/O (内蔵プルアップ)	リセットピン (アクティブLOW)。 注記: $\overline{\text{RESET}}$ ピンに接続できる外部容量は100pF~1000pF。	40
$\overline{\text{SERVICE}}$	I/O (設定可能な内蔵プルアップ)	サービスピン (アクティブLOW)。76Hzの速度で交互に入力と出力。	5
IO0-IO3	I/O	大電流シンク能力 (20mA)。汎用I/Oポート。タイマ/カウンタ1の出力はIO0に割り付け可能。タイマ/カウンタ2の出力はI/O1に割り付け可能。	4, 3, 2, 43
IO4-IO7	I/O (設定可能な内蔵プルアップ)	汎用I/Oポート。タイマ/カウンタ1の入力はI/O4~I/O7のうちの1つから供給可能。タイマ/カウンタ2の入力はIO4。	42, 36, 35, 32
IO8-IO10	I/O	汎用I/Oポート。ファームウェアの制御でシリアル通信に使用可能。	31, 30, 27
V _{DD}	電源	電源入力 (公称5V)。すべてのV _{DD} ピンが外部でまとめて接続されている必要があります。	9, 10, 19, 29, 38, 41
V _{SS}	電源	電源入力 (0V, GND)。すべてのV _{SS} ピンが外部でまとめて接続されている必要があります。	7, 13, 16, 26, 37
ICTMode	入力	回路内テストモードコントロール。ICTModeをHIGHに、 $\overline{\text{RESET}}$ をLOWに駆動すると、デバイスは回路内テストモードになります (すべてのピンが高インピーダンス状態になる)。	8
T1	I/O	外部トランスのT1とのインタフェースになるアナログピン。 東芝およびCypress製NeuronチップのCP0に対応します。	20
T2	I/O	外部トランスのT2とのインタフェースになるアナログピン。 東芝およびCypress製NeuronチップのCP1に対応します。	21
COMM_ACTIVE	出力	送信/受信動作をモニターするために使用できます。データ送信中はHIGH、データ受信中はLOW、その他の場合は高インピーダンスに保持されます。	18
$\overline{\text{SLEEP}}$	出力	$\overline{\text{SLEEP}}$ です。FT 3120 / FT 3150がスリープモードになっていることを示す出力として設定できます。東芝およびCypress製NeuronチップのCP3に対応します。	24
RTMP	入力	将来の用途に予約。5Vにプルアップする必要があります。東芝およびCypress製NeuronチップのCP4に対応します。	25
NC	—	接続なし。オープンにしておく必要があります。	1, 6, 11, 12, 17, 22, 23, 28, 33, 34, 39, 44

FT-X1通信トランスのピン配置

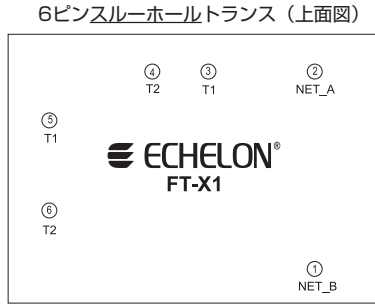


図3a

FT-X2通信トランスのピン配置



図3b

FT-X1/FT-X2通信トランスのピン説明

ピン名称	ピン機能	トランスのピン番号
NET_B	ネットワークポート（無極性）。	1
NET_A	ネットワークポート（無極性）。	2
T1	内部でピン5に接続。FTXL 3190 IC上のT1への代替接続。	3（FT-X2では未使用）
T2	内部でピン6に接続。FTXL 3190 IC上のT2への代替接続。	4（FT-X2では未使用）
T1	ESD/過渡電流保護回路とFTXL 3190 IC上のT1ピンに接続。内部でFT-X1のピン3に接続。	5
T2	ESD/過渡電流保護回路とFTXL 3190 IC上のT2ピンに接続。内部でFT-X1のピン4に接続。	6

電気的特性（VDD = 4.75-5.25V（動作条件））

パラメータ	説明	最小値	最大値	単位
V_{IL}	入力低電圧 IO0-IO10, $\overline{SERVICE}$, D0-D7, \overline{RESET}		0.8	V
V_{IH}	入力高電圧 IO0-IO10, $\overline{SERVICE}$, D0-D7, \overline{RESET}	2.0		V
V_{OL}	低レベル出力電圧 $I_{out} < 20\mu A$ 標準出力 ($I_{OL} = 1.4 \text{ mA}$) ^[5] 高シンク (IO0-IO3), $\overline{SERVICE}$, D0-D7, \overline{RESET} ($I_{OL} = 20 \text{ mA}$) 高シンク (IO0-IO3), $\overline{SERVICE}$, D0-D7, \overline{RESET} ($I_{OL} = 10 \text{ mA}$) 最大シンク (COMM_ACTIVE) ($I_{OL} = 40 \text{ mA}$) 最大シンク (COMM_ACTIVE) ($I_{OL} = 15 \text{ mA}$)	0.8 0.4	0.1 0.4 1.0 0.4	V
V_{OH}	高レベル出力電圧 $I_{out} < 20\mu A$ 標準出力 ($I_{OH} = -1.4 \text{ mA}$) ^[5] 高シンク (IO0-IO3), $\overline{SERVICE}$, D0-D7, \overline{RESET} ($I_{OH} = -1.4 \text{ mA}$) 最大シンク (COMM_ACTIVE) ($I_{OL} = -40 \text{ mA}$) 最大シンク (COMM_ACTIVE) ($I_{OL} = -15 \text{ mA}$)	$V_{DD} - 0.1$ $V_{DD} - 0.4$ $V_{DD} - 0.4$ $V_{DD} - 1.0$ $V_{DD} - 0.4$		V
V_{hys}	ヒステリシス (CLK1を除く)	175		mV
I_{in}	入力電流（プルアップを除く）(V_{SS} から V_{DD} へ) ^[6]		+/- 10	μA
I_{pu}	プルアップソース電流 ($V_{out} = 0 \text{ V}$, 出力=High-Z) ^[6]	60	260	μA
I_{DD}	動作モード消費電流 ^[7,8]			
	40MHzクロック	$I_{DD}(\text{receive})$ $I_{DD}(\text{transmit})$	60 75	mA mA
	20MHzクロック	$I_{DD}(\text{receive})$ $I_{DD}(\text{transmit})$	42 57	mA mA
	10MHzクロック	$I_{DD}(\text{receive})$ $I_{DD}(\text{transmit})$	35 50	mA mA
	5MHzクロック	$I_{DD}(\text{receive})$ $I_{DD}(\text{transmit})$	20 35	mA mA

LVIトリップポイント（VDD）

部品番号	最小値	標準値	最大値	単位
FTXL 3190	3.8	4.1	4.4	V

注記：

⁵ 標準出力はIO4～IO10です。（ \overline{RESET} はオープンドレインの入出力です。CLK2の負荷は15pFであることが必要です。）FT 3150の場合、標準出力にはA0～A15、D0～D7、 \overline{E} 、およびFR/ \overline{W} も含まれます。

⁶ IO4～IO7とSERVICEのプルアップは設定可能です。RESETのプロアップは固定です。

⁷ 消費電流の測定条件：すべての出力は無負荷状態、すべての入力は0.2Vまたは($V_{DD} - 0.2V$)、設定可能なプルアップはオフ、水晶発振器のクロック入力は無効。

⁸ 最大消費電流の値は、電源電圧範囲の中間点での値です。

FTXL 3190トランシーバICの 推奨パッドレイアウト

FT-X2の推奨パッドレイアウト (4ピン)

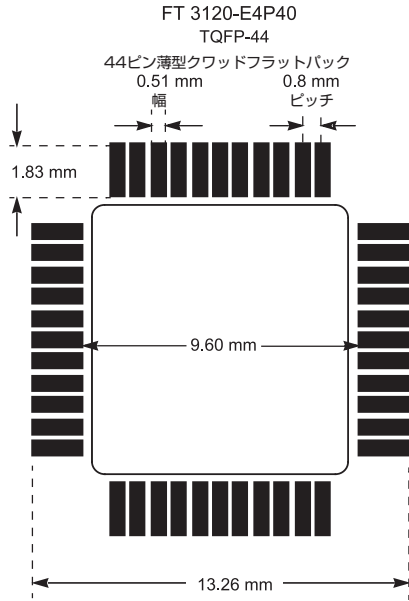


図4

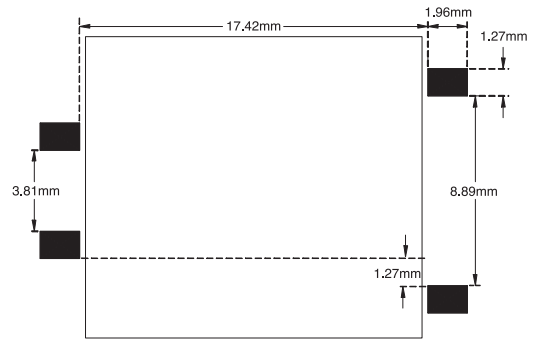


図5

FTXL 3190トランシーバICのパッケージ図

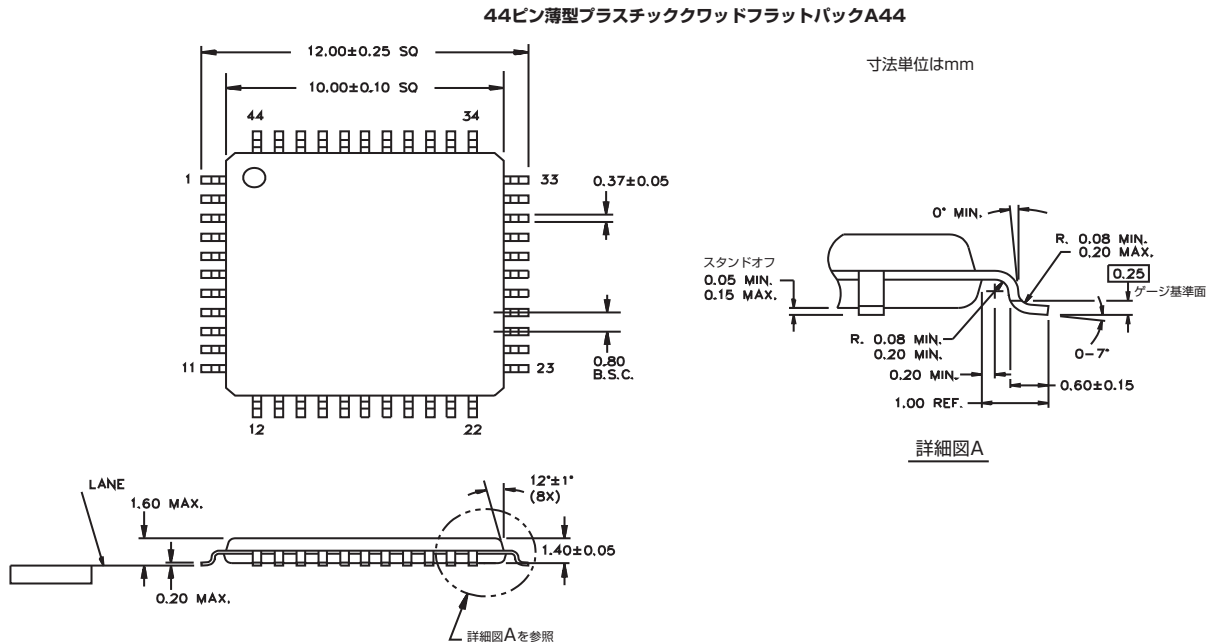


図6

FT-X1通信トランス上面図

(寸法単位はmm)

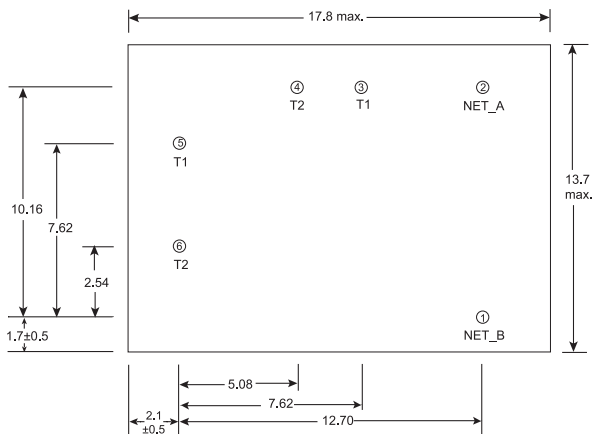


図7a

FT-X1通信トランス側面図

(寸法単位はmm)

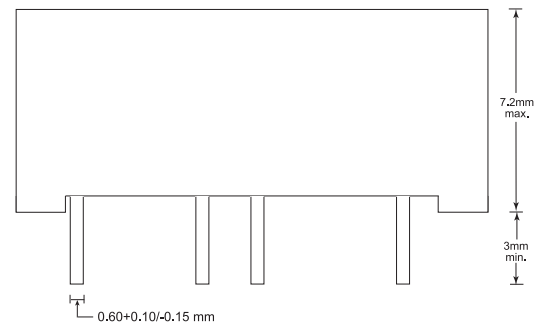


図7b

FT-X2通信トランスSMTパッケージ図

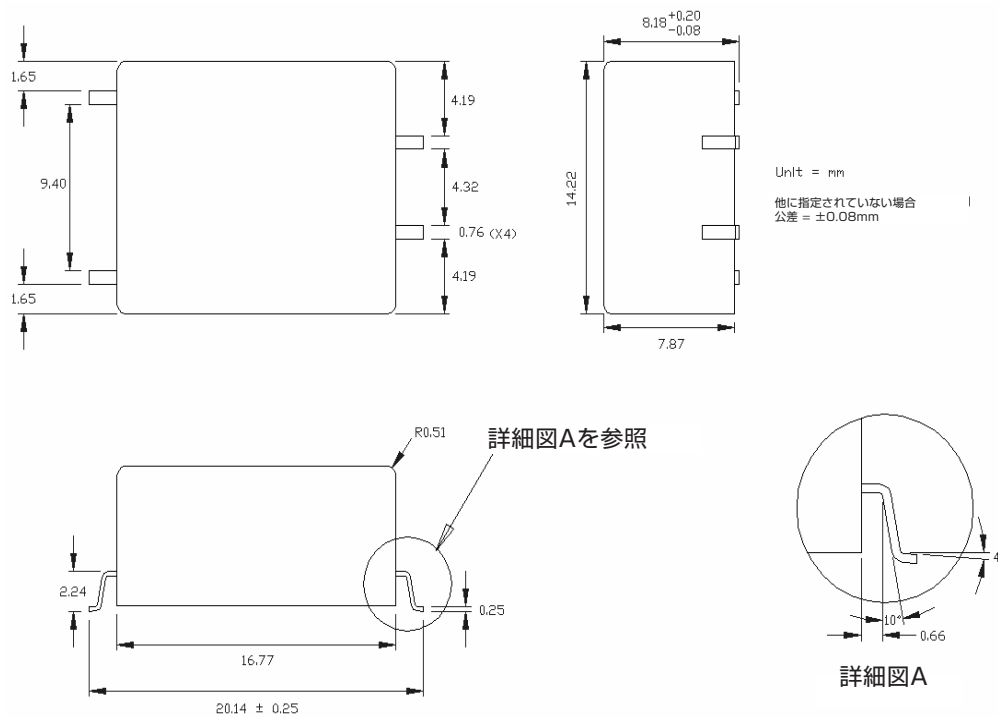


図8

仕様

データ通信タイプ	差動マンチェスターコーディング
ネットワーク極性	無極性
ネットワークとの絶縁	
0~60Hz、60秒	1000Vrms
0~60Hz、連続	277Vrms ^[9]
EMI	FCCパート15レベルBとEN55022レベルBに適合する設計
ESD	EN 61000-4-2、レベル4に適合する設計
電磁放射感受性	EN 61000-4-3、レベル3に適合する設計
高速トランジェント/バースト耐性	EN 61000-4-4、レベル4に適合する設計
サージ耐性	EN 61000-4-5、レベル3に適合する設計
導電RF耐性	EN 61000-4-6、レベル3に適合する設計
認証済み安全規格(FT-X1/FT-X2通信トランス)	UL規格60950:2000、CSA C22.2 No. 60950:2000、およびTÜV EN 60950 (ULによる認定)
送信速度	毎秒78キロビット
セグメント当たりのトランシーバ数	最大64
ネットワーク配線	24~16AWGツイストペア線。適合ケーブルタイプについてはユーザーガイドまたは『Junction Box and Wiring Guidelines』のアプリケーションノートを参照
フリートポロジーでのネットワーク長 ^[10]	1000m：リピータ1個の場合の最大ワイヤ長 500m：リピータなしの場合の最大ワイヤ長 500m：デバイス間の最長距離
両終端バス型トポロジーでのネットワーク長 ^[10]	5400m：リピータ1個の場合 2700m：リピータなしの場合
両終端バス型トポロジーでの最大スタブ長	3m
ネットワーク終端処理	フリートポロジーでは終端抵抗1個、バス型トポロジーでは終端抵抗2個
電源停止時のネットワーク保護	電源停止時に高インピーダンス
物理層リピータ	物理層リピータを導入するためにFTXL 3190トランシーバを使用することはできません。トランシーバ数や最大ワイヤ長の制限を超える場合は、FTT-10Aトランシーバを使用して物理層リピータを作成できます。詳細については、『FTT-10A Free Topology Transceiver User's Guide』を参照してください。
動作温度	-40~85°C ^[11]
動作湿度	湿度25~90%@50°C (結露なきこと)
非動作湿度	湿度95%@ 50°C (結露なきこと)
振動	ピーク間1.5G、8Hz~2kHz
機械的衝撃	100G (ピーク時)
リフローハンダ付け温度プロファイル	Joint Industry Standardの文書『IPC/JEDEC J-STD-020C』(2004年7月)を参照
リフローハンダ付け温度	260°C (FTXL3190モデル番号14260R-800) 260°C (FT-X2モデル番号14250R-300)

注記：

⁹ 安全規格認証機関の危険電圧防衛に関する必要条件是サポートされていません。

¹⁰ ネットワークのセグメント長はワイヤのタイプによって異なります。詳細な仕様については、『Junction Box and Wiring Guidelines』のアプリケーションノートを参照してください。

参考資料

FTXL Developer's Kitには次の資料が含まれています。この資料では、FTXLトランシーバを使用したLONWORKSアプリケーションの開発の概要を紹介しています。

文書名	Echelon Part Number
FTXL User's Guide	078-0363-01
FTXL Hardware Guide	078-0364-01

オーダー情報 (注：FTXL 3190トランシーバICとFT-X1/FT-X2通信トランスは同数注文する必要があります。)

FTXL Developer's Kitはwww.echelon.com/ftxlより無料でダウンロードしていただけます。FTXLトランシーバとトランスのご注文について詳しくは、エシェロン社販売代理店までお問い合わせください。

製品名	モデル番号
FTXL Developer's Kit	10050-10
FTXL 3190-P40トランシーバチップ	14260R-800
FT-X1通信トランス	14240R
FT-X2通信トランス	14250R-300

Copyright © 2007-2008, Echelon Corporation. Echelon, LON, LONWORKS, LONMARK, LonBuilder, NodeBuilder, LonManager, LonTalk, LonUsers, LonPoint, Digital Home, Neuron, 3120, 3150, LNS, iLON, LonWorld, ShortStack, LonMaker, Panoramix, Panoramix Powered by Echelon, Echelonロゴ、およびLonUsersロゴは、米国およびその他の国における米国Echelon Corporationの登録商標です。LonLink, LonResponse, LonSupport, LONews, Open Systems Alliance, OpenLDV, Powered by Echelon, LNS Powered by Echelon, LONWORKS Powered by Echelon, Networked Energy Services Powered by Echelon, NES Powered by Echelon、およびDigital Home Powered by Echelonは米国Echelon Corporationの商標です。その他の商標は、それぞれの所有者に帰属します。

免責事項

Neuronチップ、スマートトランシーバ、およびその他のOEM製品は、人体の健康や安全に対する危害または物損を招くおそれのある機器やシステムでの使用を目的に設計されたものではありません。Neuronチップまたはスマートトランシーバをそうした機器またはシステムで使用することについて、エシェロン社は一切の責任を負いません。製品の商品性または特定目的への適合性に関しては、明示もしくは黙示の如何にかかわらず、また書面もしくはその他いかなる手段によるものにかかわらず、エシェロン社はお客様にいかなる保証もいたしません。

■発行元 エシェロン・ジャパン株式会社